

DOI:10.11918/202304040

采用负载瞬态检测的 DC-DC 转换器单粒子加固设计方法

郭仲杰, 刘楠, 卢沪, 李梦丽, 邱子忆

(西安理工大学 自动化与信息工程学院, 西安 710048)

摘要: 为提高电源管理芯片中 DC-DC 转换器的抗单粒子瞬态 (single event transient, SET) 效应能力, 深入研究了 DC-DC 转换器中 SET 与负载瞬态的区别, 并提出一种基于负载瞬态检测的辐射加固设计 (radiation hardened by design, RHBD) 电路。该设计通过区分 SET 与负载瞬态来输出控制信号控制 RHBD 电路, 从而实现动态条件下系统瞬态特性的改善。基于 180 nm 的 BCD 工艺, 完成 Boost 型转换器的设计与验证。实验结果表明: 输入电压为 2.9~4.5 V, 输出电压为 5.8~7.9 V, 负载电流为 0~55 mA 时, 负载瞬态过程中, 检测电路能及时关闭加固电路, 避免系统振荡; SET 作用下, 系统输出电压波动不超过最大电压纹波, SET 抑制能力达到 86% 以上, 系统可在线性能量传递值 (linear energy transfer, LET) 为 100 MeV·cm²/mg 的辐射条件下正常工作。本文提出的加固电路, 在负载变化下能够不影响系统正常工作, 且可以抑制 SET 的影响。

关键词: 电源管理芯片; DC-DC 转换器; 单粒子瞬态效应; 负载瞬态检测; 辐射加固设计

中图分类号: TN492

文献标志码: A

文章编号: 0367-6234(2025)09-0140-09

Method of single event effects radiation hardened for DC-DC converter using load transient detection

GUO Zhongjie, LIU Nan, LU Hu, LI Mengli, QIU Ziyi

(School of Automation and Information Engineering, Xi'an University of Technology, Xi'an 710048, China)

Abstract: To enhance the capability of DC-DC converter in power management integrated circuit to withstand single event transient (SET), this study thoroughly investigates the characteristics between SET and load transient in DC-DC converter. Based on this analysis, a radiation hardened by design (RHBD) circuit is proposed. This design outputs control signals to manage the RHBD circuit, by distinguishing SET from load transients, thereby enhancing transient response under dynamic conditions. thereby enhancing transient response under dynamic conditions. The design and validation of a Boost converter are completed based on a 180 nm BCD process. Experimental results demonstrate that with an input voltage range of 2.9 to 4.5 V, an output voltage range of 5.8 to 7.9 V, and a load current ranging from 0 to 55 mA, the detection circuit swiftly disables the hardening module during load transient events. This effectively prevents oscillations. Under the influence of SET, output fluctuations remain within maximum allowable ripple, achieving a SET suppression capability of over 86%. The system operates normally under ionizing radiation with linear energy transfer (LET) up to 100 MeV·cm²/mg. The hardened circuit proposed in this paper can maintain normal operation under varying load conditions while also mitigating SET.

Keywords: power management integrated circuit; DC-DC converter; single event transient; load transient detection; radiation hardened by design

抑制瞬态辐射效应通常通过增加电容、器件尺寸和电流驱动能力来实现, 以增加产生单粒子瞬态 (single event transient, SET) 所需要的临界电荷。这种类型的电路加固以面积、功率和带宽损失为代价^[1-2], 而最小化设计损失需要了解电路或系统的主要辐射敏感性和潜在响应。对于具有大状态空间

和 SET 潜在信号路径的复杂模拟和混合信号电子设备而言, 相关加固措施极具挑战性。

对于运算放大器而言, 负载电阻会改变 SET 的大小, 这取决于由负载电阻器所吸收或提供的电流大小, 即负载电流的大小变化将迫使运算放大器调整其工作点^[3], 这将改变其 SET 特性。SET 脉冲宽

收稿日期: 2023-04-14; 录用日期: 2023-06-30; 网络首发日期: 2024-06-25

网络首发地址: <https://link.cnki.net/urlid/23.1235.t.20240624.1554.010>

基金项目: 国家自然科学基金(62171367); 陕西省重点研发计划(2021GY-060); 陕西省创新能力支撑计划(2022TD-39); 西安理工大学优硕种子基金(252082114)

作者简介: 郭仲杰(1982—), 男, 教授, 博士生导师

通信作者: 郭仲杰, zjguo@xaut.edu.cn

度对节点电容具有较强的依赖性,但是单纯的升高节点电容可能会导致脉冲宽度放大,即单独增加负载电容并不是抗辐射设计的一种选择^[4]。DC-DC转换器负载的变化会改变运算放大器工作点,使得提高节点电容的加固方案^[5]难以适用较大的负载变化范围。

此外,模拟和混合信号系统中的SET没有标准度量,因为单粒子的效果取决于电路拓扑、电路类型和操作模式。文献[6]对带隙基准进行了结构性能比较,包括不同拓扑结构的横截面、脉冲持续时间和脉冲幅度方面的区别,并揭示了电流镜内部的脉冲猝灭机制。这种机制的抗辐射性能取决于设计者对版图合理布局布线的把握,其不确定性可能导致过度的设计并造成额外的损失。文献[7]提出的RS触发器利用冗余的思想将4个冗余触发器模块循环连接,因此,扰动节点可以由其他节点校正。同时,对栅极的尺寸进行了精心设计以提高临界电荷达到抗单粒子效应的目的。还引入了三模冗余模块以完成对振荡器的最终设计。这种冗余设计方案引入了约4倍的面积和功耗损失,且依赖于版图的合理布局,需要综合考虑几个加固模块的折中关系,大大提升了设计难度。文献[8]针对偏置电路进行了冗余设计,引入了2倍的功耗和面积损失,但其加固效果不明显。

针对以上问题,本文对180 nm BCD工艺中制造的Boost型DC-DC转换器电路进行实验测量和模拟,以演示动态工作条件和辐射照射下的瞬态分析,根据系统动态响应结果提出区分SET和负载瞬态过程的加固方案,并完成基于180 nm BCD工艺的实际物理验证,通过检测加固电路工作时系统的负载瞬态信息,及时关闭辐射加固设计(radiation hardened by design, RHBD)电路,拓展系统动态变化中RHBD电路的应用范围。

1 SET与负载瞬态分析

DC-DC转换器使用储能元件(如电感、电容)周期性地能量从输入端转移至输出端。这种类型的能量转移会导致输出电压相对于输入电压的值发生变化,并且其提供了输入和输出之间的电气隔离。图1为本文所研究的以峰值电流型PWM控制器为核心的Boost型DC-DC转换器系统架构,其包括电感、功率晶体管、功率同步整流晶体管、输入输出电容、电阻分压网络和PWM控制器。这款Boost型转换器的输入电压为2.9~4.5 V,输出电压为5.8~7.9 V。

在充电阶段,晶体管 M_1 导通,晶体管 M_2 断开,

输入电压 V_{in} 出现在电感两端,通过电感的电流随时间线性上升,其上升速率和输入电压与电感的比值成正比。在放电阶段, M_1 断开, M_2 导通,电感两端电压发生突变以维持电流。其输出电压 V_{out} 表达式为

$$V_{out} = V_{in} / (1 - D) \quad (1)$$

式中 D 为功率晶体管控制信号的占空比。

如图1所示,峰值电流型PWM控制系统由两个环路构成。一个是电压环路,包括反馈模块、误差放大器(EA)和频率补偿模块(R_C 、 C_C)。 V_{out} 通过反馈模块后,得到反馈电压 V_{FB} ,经过EA后,获得的误差信号 V_C 被送入PWM比较器负端。另一个是电流环路,包括电感电流采样模块(V2C)和斜坡补偿模块。其中V2C对电感电流信号进行逐周期采样,输出电感采样电压 V_{sense} ,斜坡发生器(slope)产生周期性斜坡电压 V_{slope} ,斜坡补偿模块将 V_{sense} 、 V_{slope} 和起匹配作用的直流电压 V_{DC} 相加,得到 V_{sigma} ,并将其送入PWM比较器正端。当 V_{sigma} 等于 V_C 时,PWM比较器翻转输出信号, V_{sigma} 和 V_C 共同调制 D 。

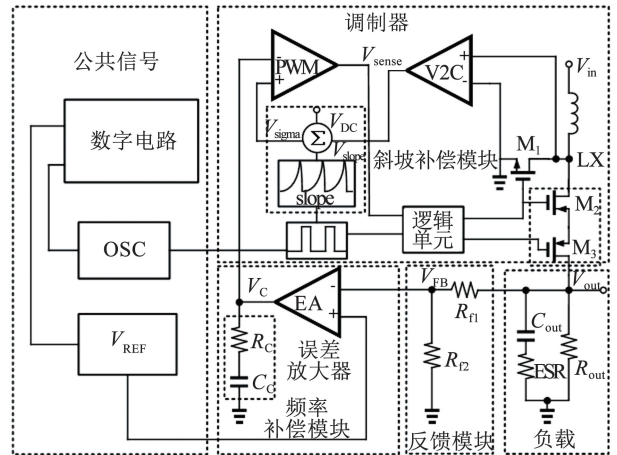


图1 Boost型DC-DC转换器系统框架

Fig. 1 System framework of Boost DC-DC converter

单粒子效应主要发生于PWM控制器中,主要表现为SET效应。SET脉冲信号叠加在调制脉冲信号上,在一段时间内改变系统的占空比。这将导致输出电压波动或输出电压纹波增大。SET效应作为一种瞬态辐射效应,其影响将进一步反应在系统的动态响应过程中。本节将逐步分析负载瞬态效应和SET效应对 D 及相关参数的影响。

1.1 负载瞬态分析

当负载电流 I_{out} 在短时间内变化时,输出电压 V_{out} 会发生变化。负载变小的情况下, V_{out} 升高;负载变大的情况下, V_{out} 降低。在电源中,不同负载下 V_{out} 的变化量决定电源性能的好坏,采用负载调整率(load regulation, L_{AR})表征该性能指标。 L_{AR} 为负载变化引起的输出电压变化 ΔV_{out} 与负载电流变化量

ΔI_{out} 之百分比,表达式为

$$L_{AR} = \frac{\Delta V_{out}}{\Delta I_{out}} \times 100\% \quad (2)$$

在短时间内,当负载从小电流变化为大电流时,从电流环路的角度分析,如图 2(a) 所示,峰值电流型 PWM 控制器的开关周期 T 不变,要提供足够大的电流供给到输出端,则电感需要更大的平均电流供系统续流使用,此时 D 增大,电感充电时间 DT 变长,以获得更大的电感电流 I_L 。因为 I_L 不能突变,导致输出电容放电以提供足够的 I_{out} ,将迫使 V_{out} 下降,如图 2(b) 所示。

$$V_C > V_{\sigma} = V_{sense} + V_{slope} + V_{DC} \quad (3)$$

从电压环路的角度分析, V_{out} 下降,则 V_{FB} 减小, V_C 增大,如图 2(c) 所示,进而使 PWM 比较器的反转点滞后。式(3)中,在 V_{slope} 和 V_{DC} 不变的情况下,由于 V_C 的增大,导致需要更大的 V_{sense} 才能使 PWM 比较器翻转,即系统占空比 D 增大,输出电压逐步增大至稳态。

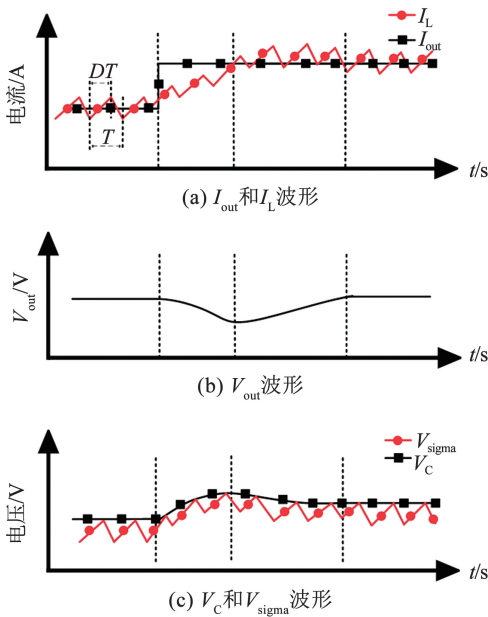


图 2 负载上跳时系统瞬态响应曲线

Fig. 2 Transient response curves of the system during load step increase

在短时间内,当负载从大电流变化为小电流时,从电流环路的角度分析,如图 3(a) 所示,峰值电流型 PWM 控制器的开关周期 T 不变,要提供足够小的电流供给到输出端,则电感需要更小的平均电流供系统续流使用,此时 D 减小, DT 变短,以获得更小的 I_L 。因为 I_L 不能突变,导致电感为负载提供足够 I_{out} 的同时,额外的电流被负载电容吸收,将迫使 V_{out} 上升,如图 3(b) 所示。

$$V_C < V_{\sigma} = V_{sense} + V_{slope} + V_{DC} \quad (4)$$

从电压环路的角度分析, V_{out} 上升,则 V_{FB} 增大,

V_C 减小,如图 3(c) 所示,进而使 PWM 比较器的反转点提前。式(4)中,在 V_{slope} 和 V_{DC} 不变的情况下,由于 V_C 的减小,导致需要更小的 V_{sense} 才能使 PWM 比较器翻转,即 D 减小,输出电压逐步减小至稳态。

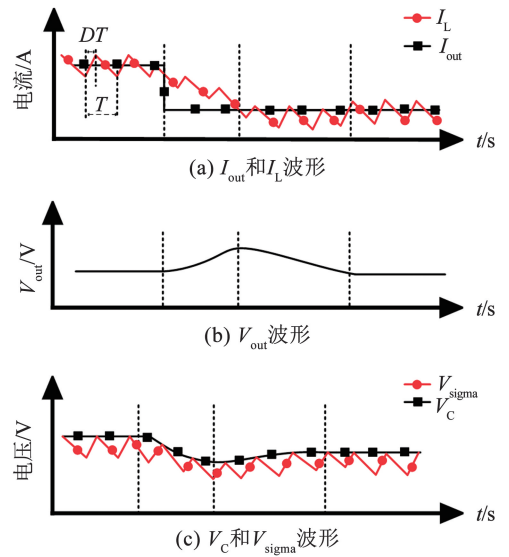


图 3 负载下跳时系统瞬态响应曲线

Fig. 3 Transient response curves of the system during load step decrease

1.2 SET 分析

当粒子轰击 EA 输出节点时,会造成输出电平 V_C 的上跳或下跳,进而, PWM 比较器的翻转点会提前或滞后,这将打破系统稳定状态,输出电压较大的波动将影响后级电路的正常工作,极大程度上影响半导体集成电路的使用寿命。如图 4 所示,当高能粒子在 EA 输出节点产生瞬态下脉冲电流 I_{SET} 时, V_C 迅速减小,而后开始缓慢恢复,导致 V_{out} 需要很长的时间才能恢复至初始状态。

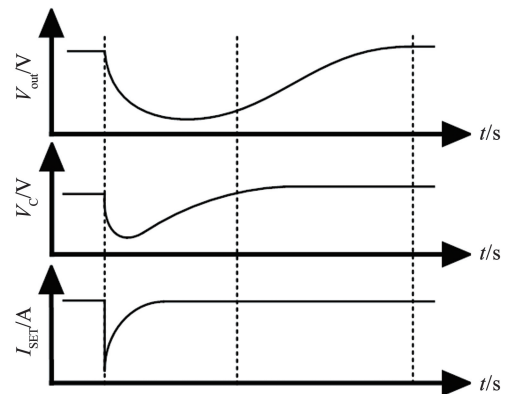


图 4 SET 系统响应波形

Fig. 4 Single event transient system response waveforms

与负载瞬态过程类似,当高能粒子轰击 DC-DC 系统敏感节点时,同样会造成输出电压的波动和纹波电压增大。其过程可分为两种情况进行描述:当

粒子轰击导致 V_C 增大时, D 、 V_{out} 均增大, 在系统负反馈作用下, V_{FB} 增大会使 V_C 减小以维持稳态; 同理, 当粒子轰击导致 V_C 减小时, D 、 V_{out} 均减小, 在系统负反馈作用下, V_{FB} 减小会使 V_C 增大以维持稳态。

1.3 SET 和负载瞬态区别与联系

在 SET 和负载瞬态两种瞬态过程中, V_C 的变化是不同的。对于 SET, 当 V_C 变化引起系统响应后, 经过长时间调整, 其值会恢复至原始系统稳定状态下的值。而负载瞬态过程中, 由于 I_{out} 的变化在一次瞬态过程中是不可逆转的, 导致电感电流要有对应变化, 即式(3)、(4)中的 V_{sense} 变化。为维持负载瞬态前后 V_{out} 不变, V_C 需要调整, 保证负载瞬态前后 D 不变。

SET 和负载瞬态的本质区别在于其产生机理。如图 5 所示, 以 NMOS 器件为例(假设工作在饱和区, 衬底 P-sub 接地, p^+ 、 n^+ 分别代表 p 型、n 型重掺杂), 漏衬之间存在较强的反向偏置电场。SET 的本质是: 当高能粒子轰击器件敏感区域(通常是反偏 PN 结区域)时, 粒子入射路径上产生的电荷柱电离释放载流子, 在半导体材料的敏感区域发生电荷扩散和电荷漂移, 形成从漏端到衬底的瞬态电流 I_{SET} , 进而引起电路节点电压突变。负载瞬态的本质是: 电路正常工作, MOS 管栅极信号 V_C 正常变化引起的漏极电流 I_D 变化, 使负载上电压变化。这种变化是电路正常工作引起的。

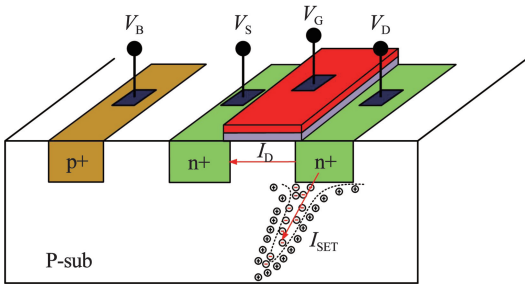


图 5 NMOS 器件的结构

Fig. 5 Structure of NMOS device

DC-DC 系统中产生上述两种瞬态过程时, D 、 I_L 、 V_{out} 、PWM 比较器翻转点等关键参数都将产生不同程度的变化。不同的是, 负载瞬态过程是 DC-DC 系统所允许的系统波动, 而 SET 效应是不被系统允许的。如何检测与分辨这两种瞬态过程成为解决 SET 问题的关键。

2 SET 加固设计

本文在文献[3]的基础上提出如图 6 所示的 SET 加固电路, 加快系统恢复以抑制 SET。采样电

容 C_S 用于存储系统在稳态条件下, EA 输出的误差电压 V_C 的采样电压 V_{CS} , 其中缓冲器用于隔离 V_C 与 V_{CS} 节点, 采样开关 S_1 控制是否进行采样。RHBD 电路的负向端直接与 V_C 相连, 用于检测 SET。负载瞬态检测电路用于检测负载瞬态是否发生, 当系统产生负载瞬态时及时通过使能控制电路关闭 RHBD 电路, 防止系统振荡。

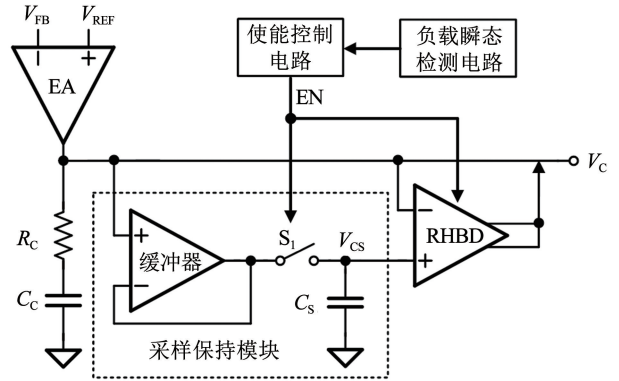


图 6 电路级单粒子加固电路框架

Fig. 6 Circuit-level single event hardened circuit framework

2.1 RHBD 电路

RHBD 电路工作原理为: 当高能粒子轰击 EA 输出节点产生 SET 时, 通过检测 V_C 电压跳变量 ΔV_C , 产生一个与 ΔV_C 大小相关的电流, 控制 EA 输出节点充放电。 ΔV_C 为 V_C 与 V_{CS} 的差值。

$$\Delta V_C = V_C - V_{CS} \quad (5)$$

RHBD 电路设置的内部阈值 V_t 提供一定的裕量, 避免电路误操作。当 $\Delta V_C > V_t$ 时, RHBD 电路提供从 V_C 到地的快速放电支路, 释放 V_C 节点的过量电荷, 加快 V_C 的恢复; 当 $\Delta V_C < -V_t$ 时, RHBD 电路提供充电电流补充 V_C 节点损失的电荷, 加快 V_C 恢复。

SET 常用线性能量传递值 (linear energy transfer, LET) 衡量高能粒子入射能量。RHBD 电路通过调节电流大小可以达到不同的加固需求, 本文所提出的加固电路预设的加固效果是在 $LET = 100 \text{ MeV} \cdot \text{cm}^2 / \text{mg}$ 下, 能够快速消除 SET 的影响, 使输出电压波动小于输出最大纹波电压 V_{ripple_max} 。

在系统输出电压波动小于 1 个 V_{ripple_max} 的前提下, 通过负载检测电路检测负载瞬态过程, 并通过控制使能电路在负载瞬态过程中关闭 RHBD 电路。

2.2 负载瞬态检测电路

采用图 7 中的两个四输入比较器 COMP1、COMP2 检测负载瞬态过程。其中 V_{FB} 、 V_{REF} 分别为反馈电压和基准电压, V_H 、 V_L 分别为比较器 COMP1、COMP2 的翻转阈值, 输出信号 EN_1 为负载下跳信号, EN_2 为负载上跳信号。

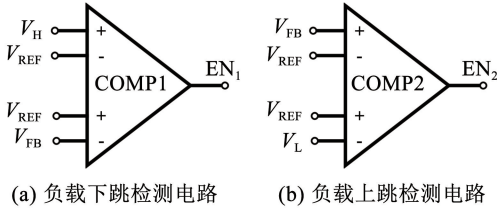


图 7 负载瞬态检测电路

Fig. 7 Schematic diagram of load transient detection circuit

$$V_H - V_{REF} < V_{FB} - V_{REF} \quad (6)$$

$$V_{REF} - V_L < V_{REF} - V_{FB} \quad (7)$$

图 7(a) 为负载下跳检测电路架构,用于检测负载电流从大电流跳变至小电流的过程。式(6)成立时,COMP1 输出“EN₁ = 1”关闭 RHBD 电路。图 7(b) 为负载瞬态上跳检测电路架构,用于检测负载电流从小电流跳变至大电流的过程。式(7)成立时,COMP2 输出“EN₂ = 1”关闭 RHBD 电路。

通过设置 V_H、V_L 的大小可以区分 SET 和负载瞬态。在 RHBD 电路工作期间,输出电压的最大波动为 V_{ripple_max},通过电阻 R_{f1}、R_{f2} 组成反馈模块后,得到电压 V_{FB_SET},其大小满足:

$$V_{FB_SET} = \frac{R_{f2}}{R_{f1} + R_{f2}} \cdot V_{ripple_max} \quad (8)$$

设负载下跳与上跳过程中 V_{out} 最大跳变量分别为 ΔV_{OUT_H}、ΔV_{OUT_L},则通过反馈模块后得到的电压分别为 ΔV_{FB_LOAD_L}、ΔV_{FB_LOAD_H},分别满足以下公式:

$$\Delta V_{FB_LOAD_L} = \frac{R_{f2}}{R_{f1} + R_{f2}} \cdot \Delta V_{OUT_H} \quad (9)$$

$$\Delta V_{FB_LOAD_H} = \frac{R_{f2}}{R_{f1} + R_{f2}} \cdot \Delta V_{OUT_L} \quad (10)$$

比较器的翻转阈值 V_H、V_L 分别满足以下公式时即可区分 SET 与负载瞬态。

$$\Delta V_{FB_LOAD_L} > V_H > V_{FB_SET} \quad (11)$$

$$\Delta V_{FB_LOAD_H} > V_L > V_{FB_SET} \quad (12)$$

COMP1 与 COMP2 均采用图 8 所示的四输入折叠共源共栅比较器实现,区别仅在于输入对管连接的栅极信号不同。图 8 中 V_{b1} ~ V_{b4} 为偏置电压, M₁ ~ M₁₄ 为晶体管, INV₁ 为反相器, VDD 为电源, GND 为地。当 M₁ 的栅极与阈值 V_H 连接, M₂、M₃ 的栅极与 V_{REF} 连接, M₄ 的栅极与 V_{FB} 连接时,用于比较差分信号 V_H - V_{REF} 与 V_{FB} - V_{REF} 的大小,能够检测负载瞬态下跳过程。当 M₁ 的栅极与 V_{FB} 连接, M₂、M₃ 的栅极与 V_{REF} 连接, M₄ 的栅极与阈值 V_L 连接时,用于比较差分信号 V_{REF} - V_L 与 V_{REF} - V_{FB} 的大小,能够检测负载瞬态上跳过程。采用四输入比较器的优势在于利用差分信号进行比较,可以很好地抑制噪声对比较器性能的影响。

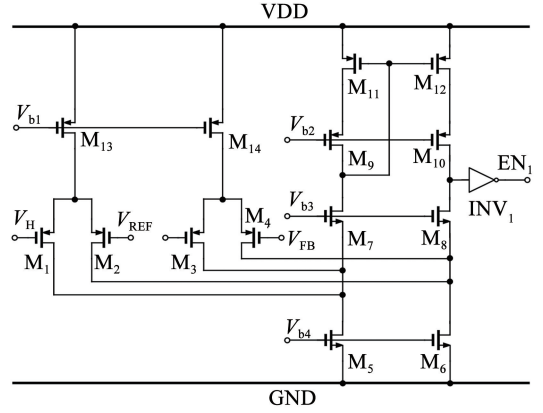
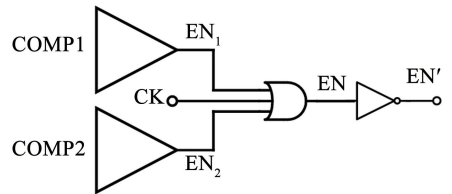


图 8 负载下跳检测电路

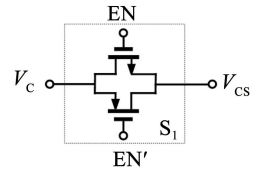
Fig. 8 Load step decrease detection circuit

2.3 使能控制电路

为使 COMP1、COMP2 的输出信号 EN₁、EN₂ 任一翻转均能触发 RHBD 电路的使能信号 EN,需要设计额外的使能控制电路。可用一级三输入或门将 EN₁、EN₂ 和采样模块的采样时钟 CK 进行逻辑运算后的输出作为控制信号 EN。EN 还作为采样开关 S₁ 的控制信号。如图 9 所示,其中 EN' 为 EN 的反信号。



(a) EN 产生电路



(b) S₁ 所接具体信号

图 9 加固电路控制逻辑

Fig. 9 Hardened circuit control logic

2.4 比较器延时分析

RHBD 电路在 |ΔV_C| > V_l 时,会对 V_C 节点进行充电或放电,所以为避免 RHBD 电路在负载瞬态过程中误触发,需要负载瞬态检测电路在 V_C 变化量超过 V_l 前翻转输出信号,并关闭 RHBD 电路。因此,比较器的翻转延时 t_{delay} 需满足关系:

$$t_{delay} < \frac{C_C \Delta V_l}{\Delta I_C} + t_{EA} + t_{RHBD} \quad (13)$$

式中: C_CΔV_l/ΔI_C 为频率补偿电容上电荷量变化所需要的时间, t_{EA} 为 EA 响应负载瞬态从输入端至输出端所需要的延时, t_{RHBD} 为 RHBD 电路响应所需的延时。

当 COMP1、COMP2 的翻转延时 t_{delay} 满足式(13)时,可在发生负载瞬态跳变过程中及时关闭 RHBD 电路,拓展 RHBD 电路的工作范围,使 RHBD 电路在负载瞬态过程中不干扰系统正常工作。在区分 SET 与负载瞬态的同时,保证 RHBD 电路正常工作,有效地提高系统的抗 SET 能力。

3 验证与分析

基于 180 nm 的 BCD 工艺,设计了所提出的电路。图 10 为芯片版图布局,整体芯片的面积为 $1\,444\ \mu\text{m} \times 1\,100\ \mu\text{m}$ 。其中 EA 与 RHBD 电路进行了物理隔离,增大了加固电路与被加固电路直接的物理间距,进而避免了高能粒子轰击芯片时导致加固电路与被加固电路之间的单粒子敏感性。EA 电路面积为 $220\ \mu\text{m} \times 140\ \mu\text{m}$,RHBD 电路面积为 $263\ \mu\text{m} \times 99\ \mu\text{m}$ 。系统输入电压为 $2.9 \sim 4.5\ \text{V}$,输出电压为 $5.8 \sim 7.9\ \text{V}$ 。

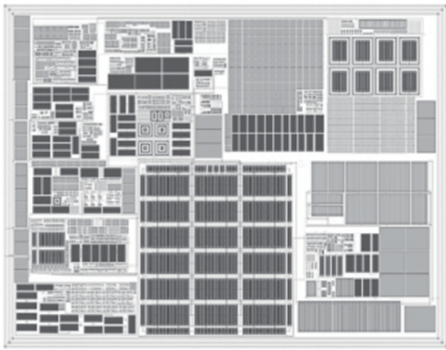


图 10 芯片版图照片

Fig. 10 Chip layout photo

在 TT 工艺角、 $27\ ^\circ\text{C}$ 、 $V_{\text{in}} = 3.7\ \text{V}$ 时,验证系统加固前的参数,如图 11 所示。系统时钟 CLK 频率为 $1.5\ \text{MHz}$, $I_{\text{out}} = 55\ \text{mA}$ 时,输出电压平均值为 $7.601\ 5\ \text{V}$,输出电压纹波 $V_{\text{ripple}} = 1\ \text{mV}$,电感平均电流 $I_{\text{L_avg}} = 120.14\ \text{mA}$ 。

3.1 负载瞬态仿真分析

图 12 为系统负载瞬态验证结果。系统负载在短时间内变化,1 ms 时,负载电流 I_{out} 在 $5\ \mu\text{s}$ 内从 $55\ \text{mA}$ 跳变至 $1\ \text{mA}$,系统被迫调整工作点,在未引入 RHBD 电路即加固前,系统响应负载瞬态下跳过程中, V_{out} 的最大跳变量 $\Delta V_{\text{out_max}} = 21.34\ \text{mV}$,直至恢复;未引入负载瞬态检测电路的加固方案中,由于 RHBD 电路未能识别系统工作点的调整,使得 V_{out} 出现大幅度的振荡,直至系统工作点恢复至原始状态, I_{out} 再次跳变至 $55\ \text{mA}$ 后(2.5 ms 时刻, I_{out} 在 $5\ \mu\text{s}$ 内从 $1\ \text{mA}$ 跳变至 $55\ \text{mA}$)才缓慢恢复;引入负载瞬态检测电路后的加固方案,由于系统能够及时识别工作点的调整,进而关闭 RHBD 电路,使得加固后的

负载瞬态特性与未加固基本保持一致,输出电压最大跳变量为 $26.99\ \text{mV}$,但负载瞬态的恢复时间与加固前基本一致。

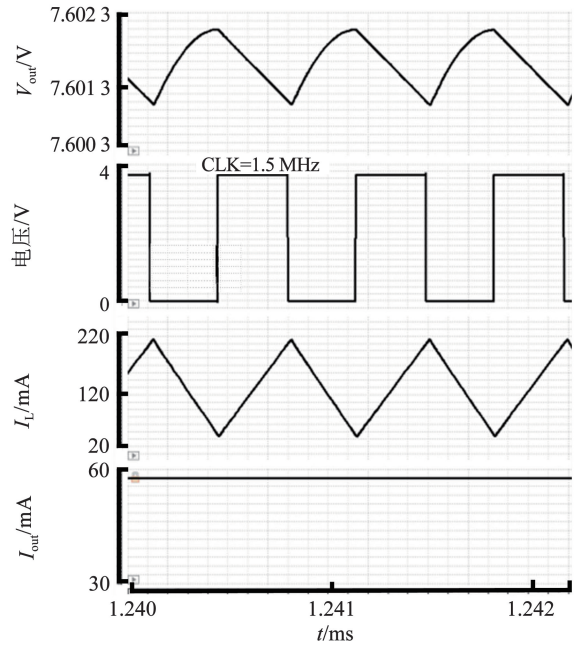


图 11 系统关键信号波形

Fig. 11 System key signal waveforms

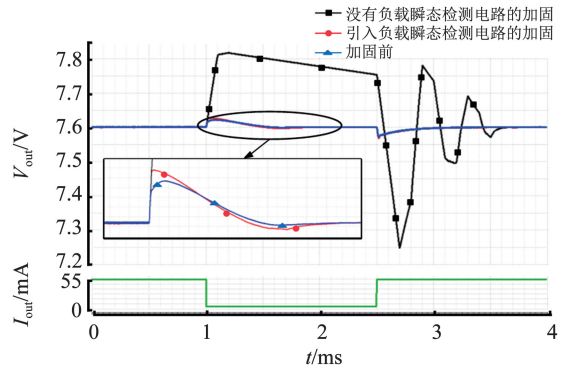


图 12 系统负载瞬态验证结果

Fig. 12 System load transient validation results

负载下跳时关键波形如图 13 所示。 I_{out} 从 $55\ \text{mA}$ 跳变至 $1\ \text{mA}$ 时,COMP1 检测到负载瞬态下跳过程,输出高电平“ $\text{EN}_1 = 1$ ”,COMP2 保持低电平“ $\text{EN}_2 = 0$ ”。当负载发生下跳时,COMP1 翻转使采样开关 S_1 闭合,采样保持电路进入持续采样阶段,同时关闭 RHBD 电路,避免 RHBD 电路误操作。

负载上跳时关键波形如图 14 所示。 I_{out} 从 $1\ \text{mA}$ 跳变至 $55\ \text{mA}$ 时,COMP2 检测到负载上跳过程,并输出高电平“ $\text{EN}_2 = 1$ ”,COMP1 保持低电平“ $\text{EN}_1 = 0$ ”,EN 输出高电平,采样开关 S_1 闭合,采样保持电路进入持续采样阶段,同时关闭 RHBD 电路,避免 RHBD 电路误操作。

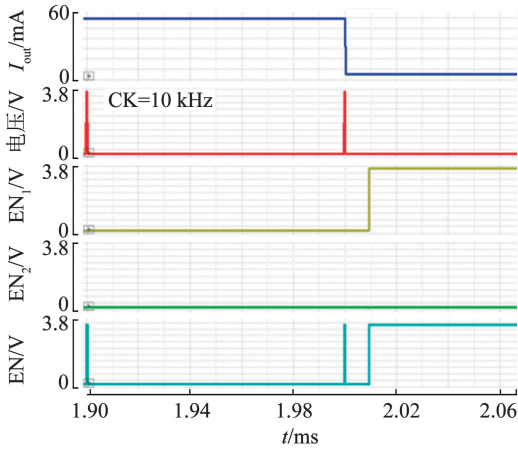


图 13 负载下跳时关键波形

Fig. 13 Key waveforms during load step decrease

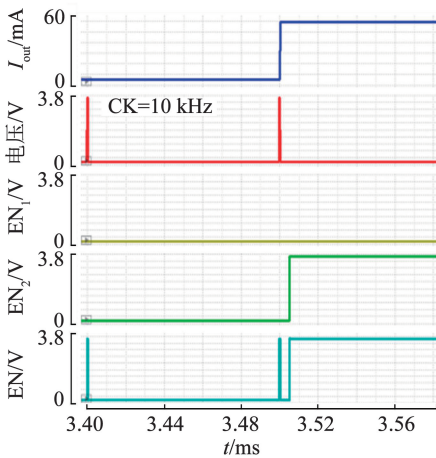


图 14 负载上跳时关键波形

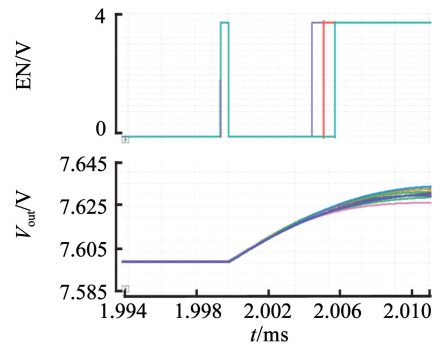
Fig. 14 Key waveforms during load step increase

3.2 负载瞬态检测电路 PVT 仿真分析

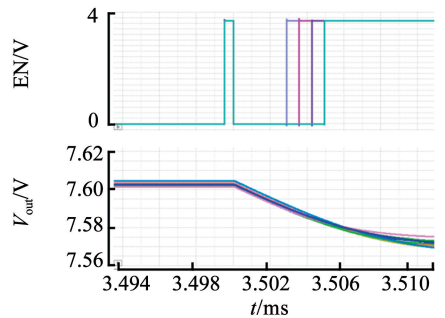
为进一步验证负载瞬态检测电路对 RHBD 电路的控制效果,进行不同工艺角、电压和温度下的仿真实验,即 PVT(process voltage temperature)仿真实验,结果如图 15 所示。负载下跳时, V_{out} 逐渐增大,使能控制电路输出高电平“EN = 1”使 S_1 闭合;负载上跳时, V_{out} 逐渐减小,使能控制电路输出高电平“EN = 1”使 S_1 闭合。图 15 的仿真波形表明,在不同工艺角和温度下,负载瞬态检测电路均能及时检测到负载变化,令使能控制电路输出高电平“EN = 1”,使采样模块进入持续采样阶段。

3.3 负载瞬态过程关键电压信号仿真分析

图 16 为负载瞬态过程中,EA 的输出误差信号 V_c 和采样电压 V_{cs} ,在负载电流从 1 mA 逐渐增加至 55 mA 时,受 EN 控制信号作用下的变化波形。仿真结果显示,在 3.500 ms 处,负载开始突变,当检测到负载变化时,EN 信号被拉高, V_{cs} 开始跟随 V_c 变化,二者差值始终小于 5 mV,且小于 RHBD 电路的启动阈值 V_t ,RHBD 电路始终处于待机状态。



(a) 负载下跳 PVT 仿真验证



(b) 负载上跳 PVT 仿真验证

图 15 负载瞬态检测电路 PVT 验证结果

Fig. 15 Load transient detection circuit PVT verification results

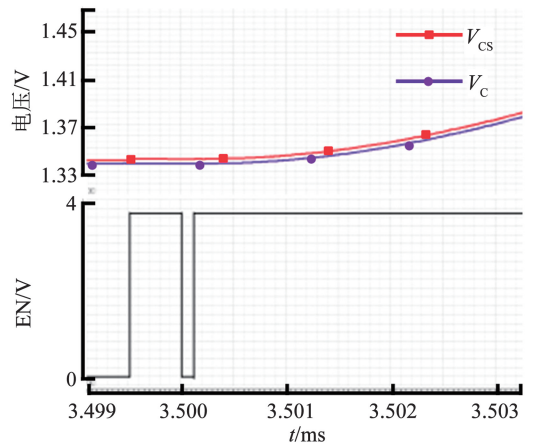


图 16 负载上跳采样模块输出波形

Fig. 16 Output waveforms of sampling module during load step increase

3.4 SET 仿真分析

根据 SET 特性,可利用双指数电流模型^[9-11]对瞬态电流脉冲进行建模,其表达式为

$$I(t) = \frac{Q}{\tau_f - \tau_r} (e^{-t/\tau_f} - e^{-t/\tau_r}) \quad (14)$$

式中: Q 为漏极收集的总的电荷量; τ_f, τ_r 分别为电流脉冲下降、上升时间,本文分别设置为 500、10 ps。以该电流模型注入到 EA 输出节点模拟 SET。

当 $LET = 50 \text{ MeV} \cdot \text{cm}^2/\text{mg}$ 时,验证系统等效环路中 SET 的 PVT 仿真特性,如图 17 所示。SS 工艺角下,SET 对 ΔV_{out} 的影响大于 TT 和 FF 工艺角,其中以 $V_{in} = 3.7 \text{ V}, T = 85 \text{ }^\circ\text{C}$ 时最恶劣。

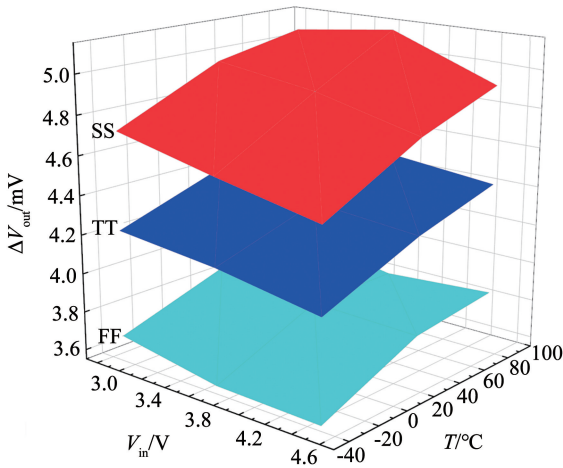


图 17 单粒子瞬态 PVT 验证

Fig. 17 Single event transient PVT validation

PVT 最坏情况下,加固前后的 ΔV_{out} 如图 18 所示。由图 18 可以看出:随着 LET 值的增大,加固前 ΔV_{out} 逐渐增大;加固后, ΔV_{out} 被抑制在 1 mV 以内,能够抑制 SET 幅度达到 86% 以上。

3.5 文献对比分析

表 1 列出本文与同研究方向文献在加固前后的各参数对比。经过仿真,在输入电压为 3.7 V 下,本文提出的加固电路功率损耗为 610.5 μW ,误差放大器功率损耗为 128.8 μW 。与 DC-DC 转换器系统相比,在最大负载条件下,功耗增加了 0.12%。文献[6,8]与本文采用的加固思想基本相同,通过抑制 SET 幅度来缓解单粒子效应的影响。但是文

献[6]加固方案主要依赖电流镜中的电荷猝灭效应,这种方案的效果极大程度上取决于版图的合理设计。文献[8]中对偏置电路采用了冗余的加固方法,增大了偏置电路的驱动能力。文献[7]提出的振荡器引入双互锁存结构的 RS 触发器,通过设计器件栅极尺寸提高了单粒子临界电荷,引入三模冗余技术,采用版图级加固方法消除 SET 的影响,设计复杂度大大增加。文献[12]采用对称多径分割(SMPS)技术将一个节点分割成多个节点,不会因为增加额外的晶体管而增大功耗和面积损失,然而分裂因子和电阻值都影响了 SMPS 技术的加固效果。文献[13]通过施加控制电路降低了电荷泵中的 SET。

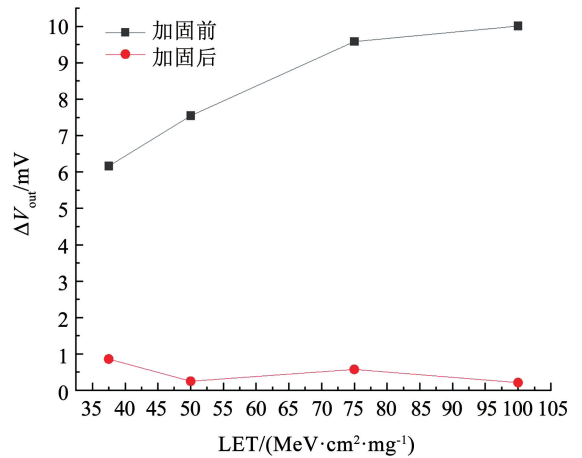


图 18 最恶劣 PVT 情况下 SET 对输出电压加固前后的影响

Fig. 18 Influence of SET on output voltage before and after hardening under worst-case PVT condition

表 1 本文加固方案与其他文献中加固方案对比

Tab. 1 Comparison of the proposed hardening approach in this paper with strategies in the literature

来源	工艺	应用	加固方法	加固级别	加固节点电压波动/V		抑制能力/%	LET/(MeV·cm ² ·mg ⁻¹)	功耗(与加固前对比)	面积(与加固前对比)
					加固前	加固后				
本文	180 nm	DC-DC	电流补偿	电路	1.641	0.221	>86	100	增加 0.12%	增加 1.64%
文献[6]	180 nm	Bandgap	电荷共享	版图	0.800	0.400	50	64.7	几乎不变	几乎不变
文献[7]	250 nm	OSC	DICE & TMR	电路	3.800	—	—	85.0	增加 400%	增加 500% *
文献[8]	—	VCDL	冗余	电路	0.120	0.030	>60	80.0	增加 99.92%	增加 11.99%
文献[12]	28 nm	LDO	SMPS	电路	0.207	0.040	81	—	增加 1.75%	—
文献[13]	130 nm	Charge Pump	控制电路	电路	0.101	0.010	90	50.0	—	增加 20.00%

注: * 表示对比的参数为器件的增加数量。

4 结论

本文分析 DC-DC 转换器中的 SET 和负载瞬态特性,提出一种单粒子加固电路架构。基于 180 nm BCD 工艺完成了电路设计和全面验证。主要结论如下:

1)设计了一种能够区分 SET 与负载瞬态的负

载瞬态检测电路,用于及时检测负载瞬态信息完成对加固电路的控制,拓宽了加固电路的适用范围。

2)加固电路面积是 EA 面积的 84.5%,占系统面积的 1.6%。在输入电压为 3.7 V 下,加固电路功率损耗为 610.5 μW ,为误差放大器功率损耗的 474%。与 DC-DC 转换器系统相比,在最大负载条件下,功耗增加了 0.12%。

3) 提出的 SET 加固电路可以抑制 SET 对 DC-DC 转换器的影响, 并且在系统负载动态变化下, 加固电路不影响系统正常工作, 能够抵抗 $LET = 100 \text{ MeV} \cdot \text{cm}^2/\text{mg}$ 的单粒子轰击, 且输出电压波动不超过 1 个纹波电压, 抑制能力达到 86% 以上。

参考文献

- [1] BUCHNER S, MCMORROW D. Single-event transients in bipolar linear integrated circuits[J]. *IEEE Transactions on Nuclear Science*, 2006, 53(6): 3079. DOI: 10.1109/TNS.2006.882497
- [2] LOVELESS T D, HOLMAN W T, BAGATIN M, et al. Ionizing radiation effects in electronics: from memories to imagers[M]. Boca Raton: CRC Press, 2016: 229
- [3] FRANCO F J, LOPEZ-CALLE I, IZQUIERDO J G, et al. Modification of the LM124 single event transients by load resistors[J]. *IEEE Transactions on Nuclear Science*, 2010, 57(1): 358. DOI: 10.1109/TNS.2009.2037894
- [4] WIRTH G, KASTENSMIDT F, RIBEIRO I. Single event transients in logic circuits—load and propagation induced pulse broadening[J]. *IEEE Transactions on Nuclear Science*, 2008, 55(6): 2928. DOI: 10.1109/TNS.2008.2006265
- [5] 郭仲杰, 刘楠, 卢沪, 等. 基于自动检测与动态补偿的 DC-DC 转换器抗单粒子加固设计方法[J]. *北京理工大学学报*, 2022, 42(9): 983
GUO Zhongjie, LIU Nan, LU Hu, et al. Method of single event effects radiation hardened for DC-DC converter based on automatic detection and dynamic compensation[J]. *Transactions of Beijing Institute of Technology*, 2022, 42(9): 983. DOI: 10.15918/j.tbit1001-0645.2022.051
- [6] ANDREOU C M, JAVANAINEN A, ROMINSKI A, et al. Single event transients and pulse quenching effects in bandgap reference topologies for space applications[J]. *IEEE Transactions on Nuclear Science*, 2016, 63(6): 2950. DOI: 10.1109/TNS.2016.2611639
- [7] WANG Jia, LI Ping, WEI Xiaomin, et al. A single event transient immune oscillator for DC-DC converter controllers[C]//7th IEEE International Conference on Signal Processing, Communications and Computing (ICSPCC). Xiamen: IEEE, 2017: 1. DOI:10.1109/ICSPCC.2017.8242563
- [8] 史柱, 王斌, 赵雁鹏, 等. 一种抗单粒子瞬态加固的压控延迟线设计[J]. *北京理工大学学报*, 2021, 41(12): 1314
SHI Zhu, WANG Bin, ZHAO Yanpeng, et al. Radiation-hardened by design techniques to mitigate single-event transients in voltage-controlled delay line[J]. *Transactions of Beijing Institute of Technology*, 2021, 41(12): 1314. DOI: 10.15918/j.tbit1001-0645.2100.153
- [9] WROBEL F, DILILLO L, TOUBOUL A D, et al. Determining realistic parameters for the double exponential law that models transient current pulses[J]. *IEEE Transactions on Nuclear Science*, 2014, 61(4): 1813. DOI:10.1109/TNS.2014.2299762
- [10] MOEN K A, NAJAFIZADEH L, SEUNGWOO J, et al. Accurate modeling of single-event transients in a SiGe voltage reference circuit[J]. *IEEE Transactions on Nuclear Science*, 2011, 58(3): 877. DOI:10.1109/TNS.2011.2107333
- [11] ALEXANDRESCU D, ANGHEL L, NICOLAIDIS M. Simulating single event transients in VDSM ICs for ground level radiation[J]. *Journal of Electronic Testing: Theory and Applications*, 2004, 20(4): 413. DOI: 10.1023/B:JETT.0000039608.48856.33
- [12] CHEN Xi, GUO Qiancheng, YUAN Hengzhou, et al. A single-event transient radiation hardened low-dropout regulator for LC voltage-controlled oscillator[J]. *Symmetry-basel*, 2022, 14(4): 788. DOI:10.3390/SYM14040788
- [13] YANG Zhizhan, XIE Xiaodong, FAN Xue, et al. A novel single-event-hardened charge pump using cascode voltage switch logic gates[J]. *Microelectronics Reliability*, 2018, 91: 269. DOI:10.1016/j.microrel.2018.10.016
- [14] ICTC. 2015. 7354746
- [15] SHAHABINEJAD M, KHABBAZIAN M, ARDAKANI M. A class of binary locally repairable codes[J]. *IEEE Transactions on Communications*, 2016, 64(8): 3182. DOI: 10.1109/TCOMM.2016.2581163
- [16] SHAHABINEJAD M, KHABBAZIAN M, ARDAKANI M. On the average locality of locally repairable codes[J]. *IEEE Transactions on Communications*, 2018, 66(7): 2773. DOI: 10.1109/TCOMM.2017.2712186
- [17] TAMO I, BARG A. Bounds on locally recoverable codes with multiple recovering sets[C]//IEEE International Symposium on Information Theory. Honolulu: IEEE, 2014: 691. DOI: 10.1109/ISIT.2014.6874921
- [18] HAO Jie, XIA Shutao, CHEN Bin. On the single-parity locally repairable codes with availability[C]//IEEE/CIC International Conference on Communications in China. Chengdu: IEEE, 2016: 7636892. DOI: 10.1109/ICCChina.2016.7636892
- [19] HAO Jie, XIA Shutao. Constructions of optimal binary locally repairable codes with multiple repair groups[J]. *IEEE Communications Letters*, 2016, 20(6): 1060. DOI: 10.1109/LCOMM.2016.2539160
- [20] KIM J H, NAM M Y, SONG H Y. Binary locally repairable codes from complete multipartite graphs[C]//6th International Conference on Information and Communication Technology Convergence. Jeju Island: IEEE, 2015: 1093. DOI: 10.1109/

(上接第 94 页)