

DOI:10.11918/202312059

MEMS 陀螺仪高精度低噪声检测电路设计

赵毅强^{1,2}, 寇诗逸^{1,2}, 叶茂^{1,2}

(1. 天津大学 微电子学院, 天津 300072; 2. 天津市成像与感知微电子技术重点实验室(天津大学), 天津 300072)

摘要: 为满足电容式 MEMS 陀螺仪低噪声、高精度的检测需求, 设计了一款基于开关电容结构的全差分检测电路, 主要包括电容检测和数字量化处理两部分。电容检测电路采用离散时间电容电压 (C/V) 转换方案, 提出将高频载波调制和相关双采样技术相结合的方式, 有效降低了低频噪声的干扰。量化电路采用一款 4 阶 4 bit 单环前馈结构的带通 $\Delta\Sigma$ 调制器, 输入信号前馈通路的引入提高了系统的稳定性, 内部多位量化器有效提高了信噪比。系统在保持低功耗的同时实现了高精度输出。基于 0.18 μm BCD 工艺, 在 5 V 电源电压下, 对整体电路进行仿真验证。仿真结果表明, 检测电路灵敏度可以实现 10 mV/ff, 在谐振频率 5 kHz 处, 等效输入电容噪声为 0.062 aF/ $\sqrt{\text{Hz}}$ 。最终在 100 Hz 带宽范围内, 读出信号量化精度可以达到 15 bits。与传统的 MEMS 陀螺仪检测电路相比, 该电路具有更低的噪声和更高的量化精度, 能够满足高精度检测应用需求。

关键词: 电容检测电路; MEMS 陀螺仪; $\Delta\Sigma$ 调制器; 相关双采样; 低噪声; 高精度

中图分类号: TN432

文献标志码: A

文章编号: 0367-6234(2024)12-0096-09

Design of high-precision and low-noise detection circuit for MEMS gyroscope

ZHAO Yiqiang^{1,2}, KOU Shiyi^{1,2}, YE Mao^{1,2}

(1. School of Microelectronics, Tianjin University, Tianjin 300072, China; 2. Tianjin Key Laboratory of Imaging and Sensing Microelectronic Technology (Tianjin University), Tianjin 300072, China)

Abstract: To fulfill the demands of achieving low-noise and high-precision detection of capacitive MEMS gyroscopes, this paper presents a fully differential sensing circuit based on a switched capacitor structure. The design consists of two parts: capacitance detection and digital quantization processing. The discrete-time capacitor to voltage (C/V) conversion scheme is used for capacitance detection. The method of combining high frequency carrier modulation and correlated double sampling technique is proposed to reduce the low frequency noise. The quantization circuit adopts a bandpass $\Delta\Sigma$ modulator with a 4th-order, 4-bit single-loop feedforward structure. The input signal feedforward pathway is introduced to improve the stability of the system. The internal multi-bit quantizer is used to improve the signal-to-noise ratio. The system achieves high precision with low power consumption. Based on the 0.18 μm BCD process, the overall circuit is simulated and verified under a 5 V power supply. The simulation results demonstrate that the sensitivity of the detection circuit can reach 10 mV/ff, and the equivalent input capacitive noise is 0.062 aF/ $\sqrt{\text{Hz}}$ at 5 kHz. The quantization accuracy of the readout signal can be up to 15 bits in the bandwidth range of 100 Hz. Compared with the traditional MEMS gyroscope sensing circuit, this circuit has lower noise and higher quantization accuracy. It is suitable for high-precision detection.

Keywords: capacitive detection circuit; MEMS gyroscope; delta-sigma modulator; correlated double sampling; low noise; high-precision

陀螺仪是一种用来检测空间方向上角速度和加速度变化的惯性传感器件, 被广泛应用于精密导航控制、汽车电子和工业控制等领域。与传统的陀螺仪相比, MEMS 陀螺仪具有体积小、质量轻、功耗低等优势, 成为近年来研究的热点话题。

相比于其他检测方式, 基于电容式检测的 MEMS 陀螺仪具有温漂小、噪声低和灵敏度高等优点, 在市场中占据主导地位。MEMS 陀螺仪的读出电路是物理信号和数字处理系统之间的桥梁, 影响着整个系统的性能。目前已有的研究提出了多种用

收稿日期: 2023-12-21; 录用日期: 2024-03-28; 网络首发日期: 2024-10-29

网络首发地址: <https://link.cnki.net/urlid/23.1235.T.20241028.1739.006>

作者简介: 赵毅强(1964—), 男, 教授, 博士生导师; 叶茂(1987—), 男, 副教授, 博士生导师

通信作者: 赵毅强, yq_zhao@tju.edu.cn

于电容式 MEMS 陀螺仪的检测电路,主要有连续时间电压 (continuous-time-voltage, CTV) 检测,连续时间电流 (continuous-time-current, CTC) 检测和开关电容 (switched-capacitor, SC) 检测^[1-4]。连续型检测具有较好的噪声性能,但需要大的电阻为运放提供直流偏置^[5-6],消耗较多的面积资源。另外,连续时间检测方案易受到外界环境因素的干扰,影响检测精度。离散时间检测多采用开关电容结构实现,它不需要电阻偏置,克服了连续型检测存在的缺点,且具有功耗低、易与敏感结构部分集成,鲁棒性强等优点。为便于进行数字化处理,需要模数转换器对检测到的信号进行量化输出。相比于传统的奈奎斯特型模数转换器 (analog to digital converter, ADC)^[5,7], $\Delta\Sigma$ 调制器具有精度高、功耗低的优势,用于低速高精度检测领域。陀螺仪输出信号具有频率低、带宽窄的特点,易与 $\Delta\Sigma$ 调制技术相结合。近年来 MEMS 陀螺仪检测电路的数字化输出方案多采用低通结构调制器^[8-12]。相比之下,带通结构频率选择

性好,且同等条件下采样频率更低,功耗更小。

本文设计了一款基于电容式 MEMS 陀螺仪的全差分离散型检测电路。基于该检测电路提出高频载波调制和相关双采样相结合的技术方案,采用全差分离散型检测的方式对 MEMS 陀螺仪的敏感电容信号进行读出,有效降低了低频噪声的干扰。针对读出的电压信号,设计了一款 4 阶 4 bit 的离散型带通 $\Delta\Sigma$ 调制器进行量化,实现了高精度的数字化输出,提高了检测电路的分辨率。基于 0.18 μm BCD 工艺对整体电路进行设计验证,结果表明:与之前的研究成果相比,本文设计的检测电路具有更好的噪声性能和更高的检测精度。

1 MEMS 陀螺仪检测原理

电容式 MEMS 陀螺仪的敏感检测结构主要由惯性可动质量块、悬梁臂和两组固定电极构成。惯性可动质量块位于上下固定电极中间,形成两个平行板电容,见图 1。

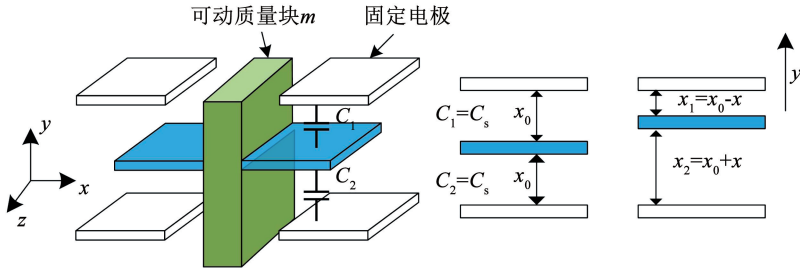


图 1 MEMS 陀螺仪检测元件等效模型

Fig. 1 Equivalent model of MEMS gyroscope detection component

MEMS 陀螺仪检测原理是基于科里奥利力的作用,由牛顿第二定律,可以将其表示为

$$\vec{F}_c = -2m\vec{\Omega} \times \vec{v} \quad (1)$$

式中: \vec{v} 为线速度, $\vec{\Omega}$ 为角速度的变化量。在外部角速度变化的作用下,产生的科里奥利力使得惯性可动质量块运动,导致其与固定电极之间的空隙发生改变,从而使得形成的平行板电容的容值发生改变。

用 C_1 、 C_2 表示 MEMS 机械结构部分的等效电容,其表达式为

$$\begin{cases} C_1 = \frac{\varepsilon A}{x_1} = \frac{\varepsilon A}{x_0 - x} \approx C_s \left(1 + \frac{x}{x_0}\right) = C_s + \Delta C \\ C_2 = \frac{\varepsilon A}{x_2} = \frac{\varepsilon A}{x_0 + x} \approx C_s \left(1 - \frac{x}{x_0}\right) = C_s - \Delta C \end{cases} \quad (2)$$

式中: A 为极板的有效表面积, ε 为介电常数, x_0 为平衡状态下极板之间的距离, x 为由于角速度变化引起的位移变化量。

根据式(2)可知, C_1 、 C_2 由两部分组成:平衡状态下的静态电容 C_s 和由于机械位移变化而导致的动态变化电容 ΔC 。角速度的变化最终导致了差分电容量的变化,完成了从物理量到电学参数的转换。

2 系统架构设计

本文所采用的整体检测框架图如图 2 所示,主要由前级 C/V 转换电路和后级模数转换电路两部分组成。时钟控制脉冲信号由陀螺仪驱动模式的自定时时钟产生,用来完成对检测电路的时序控制。偏置电路用来提供参考电压和偏置电流。整体检测电路采用全差分结构,有效抑制了偶次谐波,提高了

电路的动态范围。前端检测方案采用离散时间开关电容结构,在敏感电容公共端施加方波激励信号,通过从敏感电容到第 1 级开关电容检测电路中反馈电容的电荷转移实现了电容量到电压量的转换。前端的电压读出信号经过次级电路的幅度调整和解调处理后,通过带通 $\Delta\Sigma$ 调制器进行量化完成数字化输出。本文提出的带通调制器采用 4 阶 4 bit 前馈结

构,采用高阶架构可以获得更好的噪声整形效果,另外多位置量化有助于保证系统的稳定性。在本文中,综合考虑功耗,信噪比需求和电路实现的可靠性等因素,将陷波频率设计在 $f_s/16$ 处(f_s 为带通调制器的采样频率)即前端机械结构谐振频率处,后面通过数字电路的处理可以滤除其他频率范围的噪声,提高了检测精度。

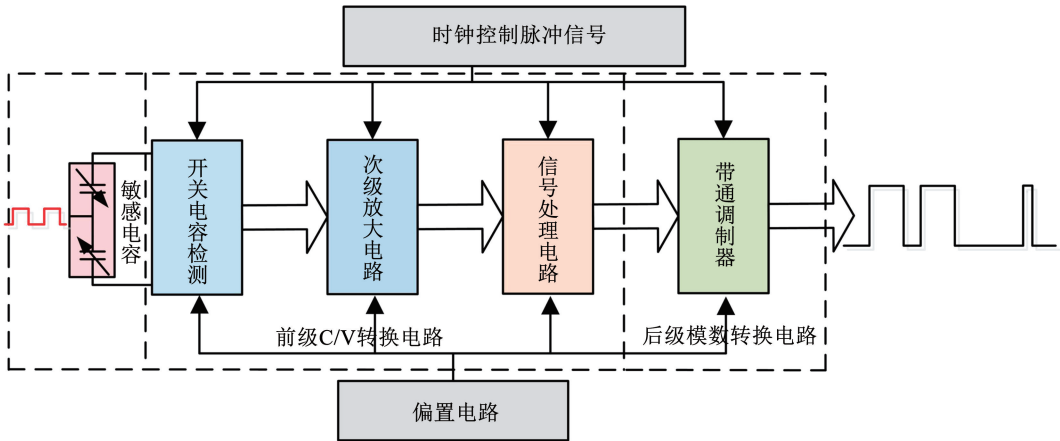


图 2 检测电路系统框图

Fig. 2 Block diagram of sensing circuit system

3 关键电路模块设计

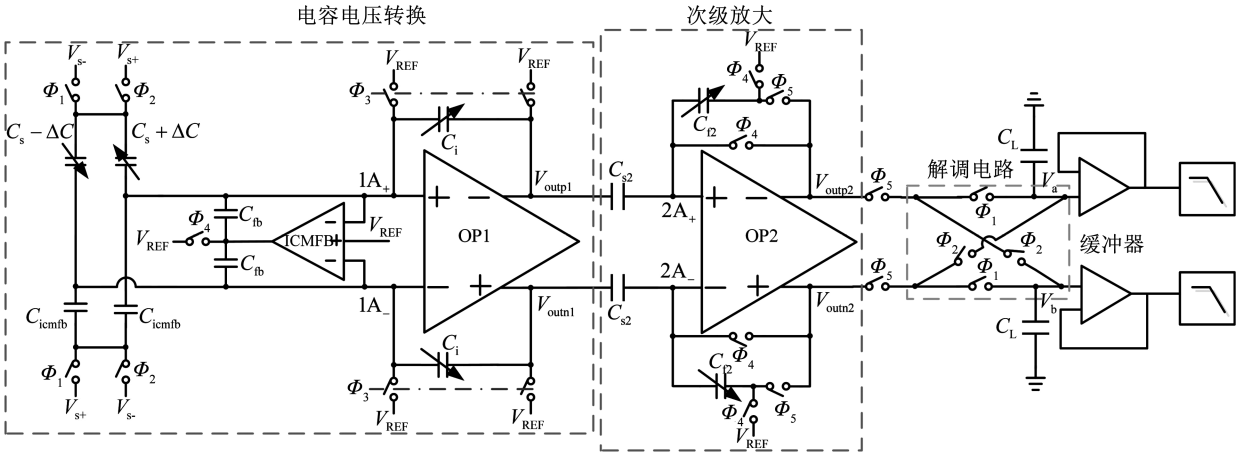
3.1 C/V 转换电路实现

3.1.1 C/V 整体电路设计

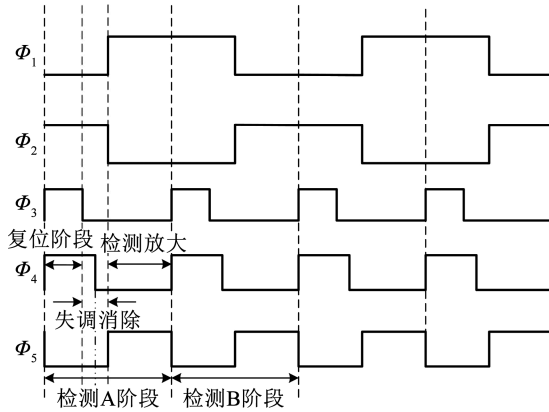
本文提出的开关电容结构 C/V 转换电路(见图 3(a)),主要包括第 1 级电容电压转换和第 2 级的次级放大电路。采用两个差分的可变电容建模由于角速度变化而导致的电容变化。可变电容模型包括两部分: C_s 为 MEMS 陀螺仪的静态电容, ΔC 为变化电容。 C_1 为第 1 级积分电容, C_2 、 C_2 分别为第 2 级的采样电容和积分电容。 C_{icmfb} 为可配置的参考电容阵列,其取值大小等于 C_s 。两相非交叠时钟 Φ_1 和 Φ_2 用于控制接在敏感电容公共端的载波调制信号。两个可配置的参考电容阵列 C_{icmfb} 公共端被施加等幅反相的激励信号,用于消除方波调制信号引起的共模阶跃。检测电路通过电荷的转移过程将电容变化量转换为可处理的电压信号,后经次级放大调整输出信号的幅值,通过解调电路的处理后得到带有谐振频率的有效信号分量。低频噪声通过解调电路搬移到调制频率处,可以通过后续的滤波

电路进行滤除。载波调制频率的选择和检测电路的性能紧密相关。调制频率选择越高越有利于低频噪声的降低,但同时对于运放带宽的要求变高,致使电路功耗增加。在本文中,进行折衷考虑,选择的调制频率为 500 kHz。在次级放大阶段采用了相关双采样技术对两级运放的失调电压和低频噪声进行消除。通过高频载波调制和相关双采样技术相结合的方法进一步降低了低频噪声的干扰。另外,输入共模点的漂移会影响检测精度,在本文中引入输入共模反馈技术。输入共模反馈模块由运算放大器 ICMFB 和反馈电容 C_{fb} 组成。将主运放 OP1 的两个差分输入端的共模电压与参考电压进行比较,通过 C_{fb} 的反馈作用保证输入共模点的虚地特性。第 1 级的积分电容 C_1 和第 2 级的积分电容 C_2 均采用了可配置电容阵列,使得 C/V 转换电路可以实现 4 档增益 (0.5、1.0、2.0、10.0 mV/fF),以满足不同的检测需求。

图 3(b)为 C/V 转换电路的工作时序。以检测 A 阶段为例,整个电路的工作过程可以分为 3 个阶段:



(a) C/V转换电路原理图



(b) 电路工作时序图

图 3 C/V 转换电路原理图及时序图

Fig. 3 Schematic of C/V conversion circuit and timing diagram

1) 电荷清零阶段(复位阶段)。如图 3(a) 在 Φ_4, Φ_3, Φ_2 同时为高电平时,对电路中所有的采样电容和积分电容进行电荷清零。此时 MEMS 前端敏感电容的公共端接在 V_{s+} 上,进行充电过程。此时第 1 级运放 OP1 正负输入端积累的电荷量可以分别表示为:

$$Q1_{1A+} = V_{s+}(C_s + \Delta C) + V_{s-}C_{icmb} \quad (3)$$

$$Q1_{1A-} = V_{s+}(C_s - \Delta C) + V_{s-}C_{icmb} \quad (4)$$

2) 失调消除阶段。 Φ_3 提前于 Φ_4 断开,第 1 级运放 OP1 的输出失调电压和次级运放 OP2 的等效输入失调电压以及它们的低频噪声被采样并存储在采样电容 C_{s2} 上。对于次级放大阶段的运放 OP2,输入端的电荷量可以写为:

$$Q1_{2A+} = (V_{os1} - V_{os2})C_{s2} - V_{os2}C_{i2} \quad (5)$$

$$Q1_{2A-} = 0 \quad (6)$$

3) 检测放大阶段。 Φ_4, Φ_3, Φ_2 都变为低电平,

Φ_1, Φ_5 变为高电平时,敏感电容的公共端接在 V_{s-} 上,其存储的电荷量发生变化。第 1 级运放 OP1 输入端的电荷量可以表示为:

$$Q2_{1A+} = V_{s-}(C_s + \Delta C) + V_{s+}C_{icmb} + V_{out1}C_i \quad (7)$$

$$Q2_{1A-} = V_{s-}(C_s - \Delta C) + V_{s+}C_{icmb} + V_{out1}C_i \quad (8)$$

根据电荷守恒定律可以得到:

$$(V_{out1} - V_{out1})_A = \Delta V_{out1A} = \frac{2\Delta C}{C_i}(V_{s+} - V_{s-}) \quad (9)$$

此时,次级运放 OP2 输入端的电荷量表示为

$$Q2_{2A+} = (V_{out1} + V_{os1} - V_{os2})C_{s2} + (V_{out2} - V_{os2})C_{i2} \quad (10)$$

$$Q2_{2A-} = V_{out1}C_{s2} + V_{out2}C_{i2} \quad (11)$$

根据电荷守恒定律,次级运放 OP2 的输出可以

表示为

$$\Delta V_{out2A} = -\frac{C_{s2}}{C_{i2}}\Delta V_{out1A} = -\frac{2\Delta C}{C_i} \frac{C_{s2}}{C_{i2}}(V_{s+} - V_{s-}) \quad (12)$$

检测 B 阶段工作原理同上,变化的电压方向相反。从式(12)可以看出电路输出端的电压值和电容的变化量呈比例关系,失调电压被消除。要提高灵敏度就要增加 $V_{s+} - V_{s-}$ 和 C_{s2} ,减小 C_i, C_{i2} 。

3.1.2 噪声分析及高精度运放的设计

微机械结构中有效信号非常微弱,容易被淹没^[13],因此进行噪声分析十分必要。整个微机械系统的噪声来源主要有两部分:电路噪声和机械噪声。电路噪声包括检测电路中不可避免产生的电子噪声和量化电路引入的量化噪声^[14-16]。为提高检测精度,设计低噪声的前端检测电路至关重要。对整体电路噪声性能起决定性作用的为第 1 级电容电压转换电路。在本设计中采用相关双采样和载波调制的手段有效消除了 1/f 噪声的影响。在这里的分析中忽略闪烁噪声,开关电容放大器构成的前端检测电路中运放的噪声占据主导地位^[17-18]。运算放大器的噪声可以等效到输入端见图 4。

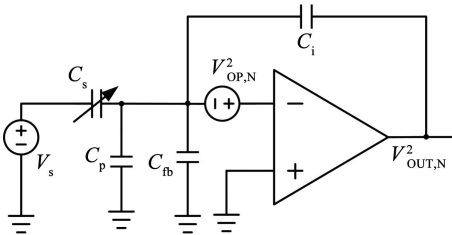


图 4 单端运放噪声分析模型

Fig. 4 Single-ended representation for op-amp noise analysis

运放输入端的等效噪声可表示为

$$\frac{V_{op,N}^2}{\Delta f} = 4kT \frac{2}{3g_m} n_f \quad (13)$$

式中: g_m 为运放的跨导, n_f 为噪声系数, k 为玻尔兹曼常数, T 为温度。

根据传输函数可以得到运放输出端噪声为

$$\frac{V_{out,N}^2}{\Delta f} = \frac{8}{3} \frac{C_T kT}{C_i C_L f_{s0}} n_f \quad (14)$$

式中: $C_T = C_s + C_{fb} + C_p + C_i$, C_L 为运放输出端的负载电容, f_{s0} 为开关电容检测电路部分的采样频率。因此,等效输入电容噪声可以表示为

$$\frac{C_{eq}^2}{\Delta f} = \frac{V_{out,N}^2}{\Delta f} \frac{C_i^2}{V_s^2} = \frac{8}{3} \frac{kTC_T C_i}{C_L} \frac{1}{f_{s0}} \frac{1}{V_s^2} n_f \quad (15)$$

根据式(15),可以通过降低 $C_T C_i / C_L$ 和提高 V_s 的方法来降低等效输入电容噪声。另外,等效输入电容噪声和 n_f 紧密相关,为优化电路噪声性能,应选择适当的运放结构。本文中第 1 级电容电压转换阶段的运放 OP1 结构如图 5 所示,采用了增益自举技术实现大带宽高增益的设计需求,最大限度地减少热噪声和信号失真。主运放采用类反相器的全差分电流复用型跨导运算放大器结构,将 N 管和 P 管并联实现互补输入结构,增加了允许的输入共模范围,有效提高了跨导效率。共模反馈部分采用离散型开关电容结构实现。

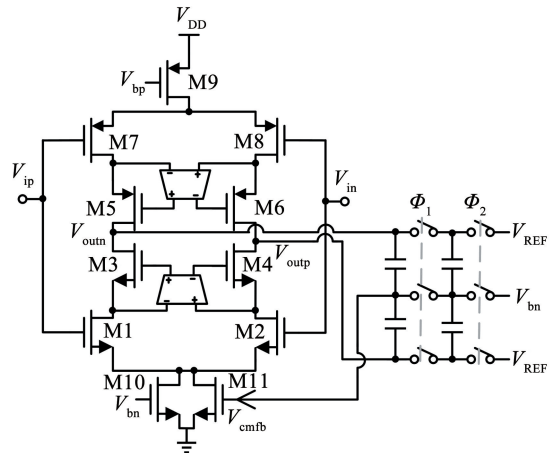


图 5 运算放大器 OP1 原理图

Fig. 5 Schematic of operational amplifier OP1

3.2 ΔΣ 带通调制器实现

针对高精度的陀螺仪,要求实现数字输出的模数转换器具有较高的信噪比,良好的线性度和稳健的鲁棒性。在实现惯性传感器数字输出的各种技术中,ΔΣ 技术因具有高精度和低功耗在近年来备受关注^[19-20]。其利用过采样和噪声整形技术,使得有效带宽内的噪声功率得到极大程度的降低。陀螺仪的电压读出信号以谐振频率为中心,具有很窄的信号带宽。对于此类低频窄带信号,相比于低通结构,带通结构具有功耗低、线性度好等优势。针对前端特定带通处理范围需求的读出信号,提高采样频率与陷波频率的比值有利于提高过采样率,从而获得更高的信噪比,同时会导致系统功耗的增加。当该比值过高时,电路实现难度增加且可靠性难以保证。综合考虑下,本文将陷波频率点设置在采样频率的

1/16 处。图 6 为本文提出的带通调制器系统框架,由两级谐振器、求和模块、4 bit 量化模块和反馈 DAC(digital to analog converter)组成。与反馈拓扑相比,前馈拓扑降低了系统对谐振器非线性的敏感

性,使其适用于高分辨率应用,且减小了面积和功耗。在本文的设计中引入了一条直接从输入到量化器的前馈路径,从而使得环路滤波器只对量化噪声进行处理,降低了环路对积分器的摆幅要求。

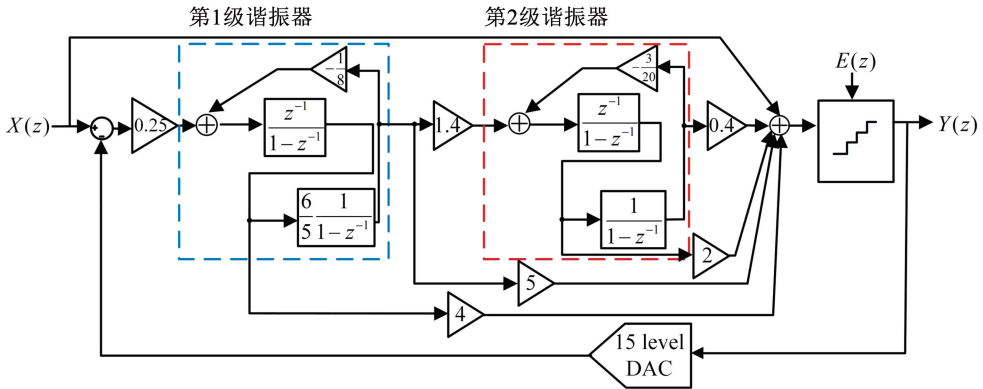


图 6 带通调制器系统框图

Fig. 6 Block diagram of proposed bandpass modulator

根据图 6 给出的系统框架结构和信号传输过程,可以写出输出信号 $Y(z)$ 的表达式为

$$Y(z) = X(z) \cdot S_{TF} + E(z) \cdot N_{TF} \quad (16)$$

其中:

$$S_{TF} = 1$$

$$N_{TF} = \frac{(z^2 - 1.85z + 1)^2}{z(z - 0.387)(z^2 - 0.813z + 0.491)}$$

式中: $X(z)$ 为输入信号, $E(z)$ 为量化噪声, S_{TF} 、 N_{TF} 分别为系统的信号传输函数和噪声传输函数。

从 S_{TF} 可以看出由于输入信号到量化器前馈通路的引入,使得系统对有效信号在整个信号带宽内的响应为单位增益。环路滤波器只对量化噪声进行处理,不仅减小了环路内的电压摆幅,而且消除了开关和运放引入的失真。对于本文所提出的带通调制器架构,噪声传输函数的零点位置是由 N_{TF} 的分子即 $z^2 - 1.85z + 1 = 0$ 的根确定的,又因为 $z = e^{j2\pi f/f_s}$,代入计算可得解为 $f_0 = f_s/16$,即陷波频率 f_0 位于采样频率 f_s 的 1/16 处。在该频率处 N_{TF} 增益值为 0,因此量化噪声只能在陷波频率外不关心的频带范围内通过,起到了带通的噪声整形效果。

本文所提出的带通调制器电路实现如图 7 所示,主要包括两级开关电容结构实现的谐振器、有源加法器、4 bit SAR 量化器和开关电容实现的反馈 DAC 阵列。本文采用的谐振器结构为无损离散积

分(lossless discrete integrator, LDI)型。LDI 型谐振器的电路实现由一个含延时和一个不含延时的积分器以及一条反馈路径组成(见图 7 框线部分)。品质因数 Q 决定着调制器中心频率处陷波的深度,LDI 型谐振器的 Q 不受增益误差的影响,在谐振频率点处能获得较好的陷波效果。因此,这里选择 LDI 型谐振器以实现较高的信噪比。多位反馈 DAC 的电容阵列与第 1 级的采样电容采用共享的方式以节省面积和功耗。为提高输入信号的采样精度,输入端的采样开关采用了栅压自举开关。其他部分的开关,采用普通的 CMOS 传输门结构实现。该调制器架构对运放的输出摆幅要求较低,因此在本文中采用类反相器的全差分电流复用型跨导运算放大器,有效降低了噪声和功耗,共模反馈采用开关电容结构。使用两项非交叠时钟 Φ_A 和 Φ_B 以减小沟道电荷注入效应的影响。有源加法器用于对各级积分器输出和输入信号进行按比例求和。量化器采用自定时异步 4 bit SAR ADC,充分结合了高精度和 SAR 功耗低的优点,自定时的方式避免了额外高频时钟的使用。多位量化可以有效提升调制器性能,且有利于整个环路的稳定性。同时多位量化也会由于反馈 DAC 中单位电容之间的失配引入非线性的问题,在本文中采用动态元件匹配(dynamic element matching, DEM)技术对其进行抑制。

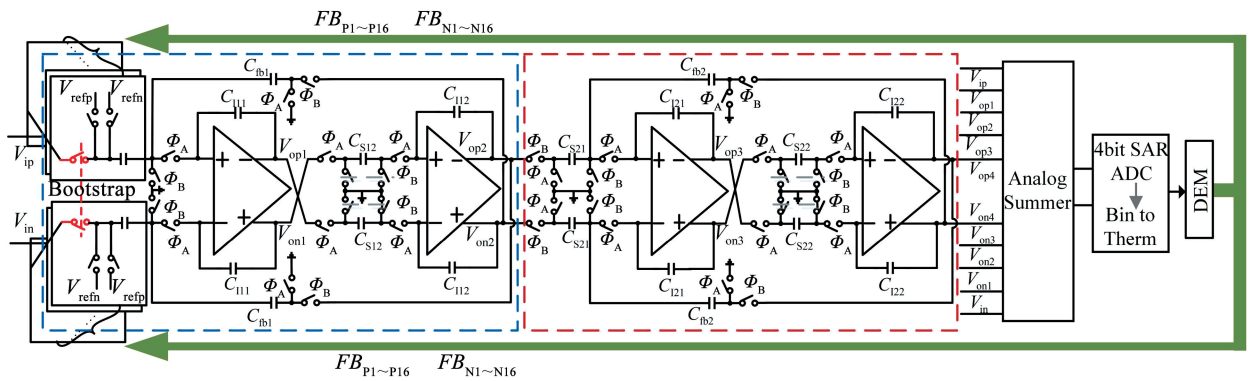


图 7 带通调制器电路原理图

Fig. 7 Schematic of implemented bandpass modulator

4 版图设计及后仿真结果

基于 0.18 μm BCD 工艺对整体电路进行仿真验证及版图设计。检测电路部分的版图如图 8 所示,核心面积为 $1\,500\ \mu\text{m} \times 900\ \mu\text{m}$ 。其中 C/V 转换模块面积为 $400\ \mu\text{m} \times 350\ \mu\text{m}$,调制器面积约为 $1\,100\ \mu\text{m} \times 900\ \mu\text{m}$ 。整体电路为全差分结构,因此对电路的整体对称性要求较高。对核心模块部分进行了共质心匹配设计,对关键信号线的走线尽可能做到完全对称,保证版图带来的寄生效应相同。对版图进行寄生参数提取后,进行了整体电路的后仿真。MEMS 陀螺仪的相关参数见表 1。

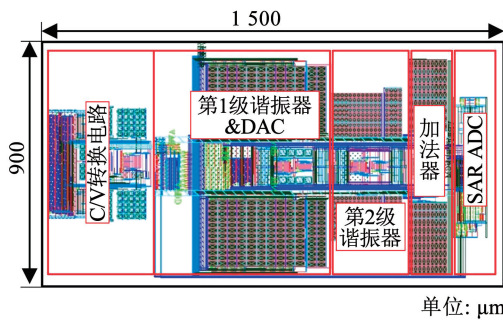


图 8 检测电路核心版图

Fig. 8 Layout of proposed sensing circuit

表 1 MEMS 陀螺仪参数

Tab. 1 MEMS gyroscope specifications

静态电容/ pF	谐振频率/ kHz	工作频率/ Hz	机械结构灵敏度/ ($\text{pF} \cdot (^\circ)^{-1} \cdot \text{s}^{-1}$)
0.42	5	4 ~ 8	0.174

基于 Verilog-A 语言对敏感电容进行建模,模拟角速度的变化引起的电容变化。前端 C/V 转换电路的主时钟频率为 1 MHz,施加的方波调制信号的频率为 500 kHz。利用 PSS + Pnoise 对其噪声性能进

行工艺角仿真评估,图 9 显示了在增益为 0.5 mV/fF 时电路的输出噪声频谱密度。在谐振频率 5 kHz 处,TT、SS、FF 工艺角下等效输入电容噪声分别为 0.047、0.048、0.062 aF/ $\sqrt{\text{Hz}}$ 。图 10 为在固定不同增益值情况下,敏感电容从 -420 fF 变化到 420 fF 时 C/V 转换电路输出电压的变化情况,测得最大非线性误差为 0.15%,可见前端电路具有良好的线性度。

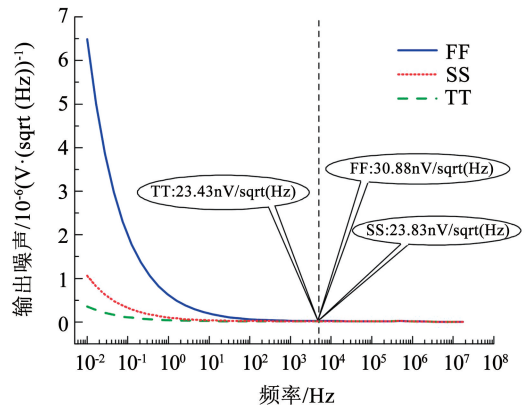


图 9 输出噪声频谱密度

Fig. 9 Spectral density of output noise

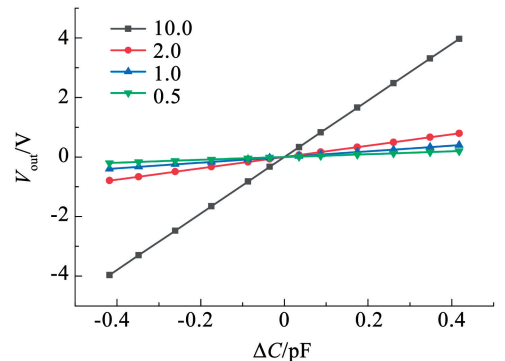


图 10 不同增益下输出电压

Fig. 10 Output voltage under different gains

表 2 给出了本文的 C/V 转换电路与其他相关文献的重要参考指标的对比,可见本文获得了较好的噪声性能。另外采用 FoM 值对电路的综合性能进行评估,本文所提出的前端 C/V 转换电路有较好的表现。前端电路 FoM 值定义为

$$FoM_{C/V} = \frac{I \times C_{eq,noise}}{\sqrt{W_{B,C/V}}} \quad (17)$$

式中: I 为电流消耗, $C_{eq,noise}$ 为等效输入电容噪声, $W_{B,C/V}$ 为 C/V 转换电路带宽。

表 2 C/V 转换电路性能对比

Tab.2 Main performance comparison of C/V conversion circuit

文献	读出架构	噪声/(aF·(√Hz) ⁻¹)	工艺/μm	时钟频率/kHz	灵敏度/(mV·fF ⁻¹)	电压/V	FoM _{C/V} /((μA·aF)·Hz ⁻¹)
文献[12]	SC	0.630	0.18	6 400.0	—	—	—
文献[13]	SC + CLS	0.250	0.80	125.0	12.42	5.0	—
文献[14]	SC + RNSF	1.000	0.18	50.0	100.00	1.8	1.088
文献[17]	SC + CDA	0.500	0.18	25.0	56.00	1.8	0.635
文献[18]	SC + FNRT	4.350	0.18	0.1	—	1.0	0.150
本文	SC + CDS	0.062	0.18	1 000.0	10.00	5.0	0.194

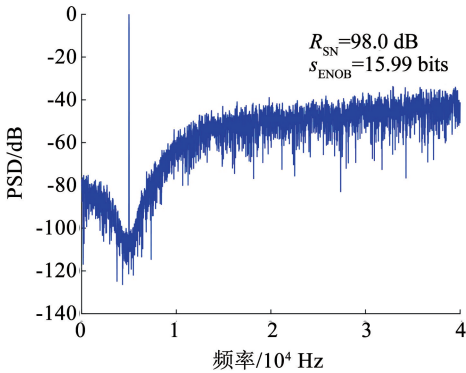
本文提出的单环 4 阶 4 bit 前馈型带通调制器面积约为 1100 μm × 900 μm,电流平均消耗为 230 μA。在输入为谐振频率处信号,幅度为 -1.6 dBFS,采样频率 80 kHz 时,对输出的码流做 FFT 分析,TT 工艺角下的频谱图见图 11(a)。后仿真结果表明,在过采样率为 400,信号带宽为 100 Hz 情况下,TT、SS、FF 工艺角的信噪比分别为 98.0、97.3、96.5 dB,有效位数达到 15.0 bits 以上。图 11(b)为频谱图的局部放大结果。

最后表 3 给出了本文与其他文献的关键指标对比。可见与低通结构相比,本文的带通结构在实现低功耗的同时,获得了更高的信噪比指标,实现高精度读出。采用 FoM 值来对调制器的综合性能进行评估,其定义为

$$FoM_{DSM} = \frac{P}{2 \times W_B \times 2^{s_{ENOB}}} \quad (18)$$

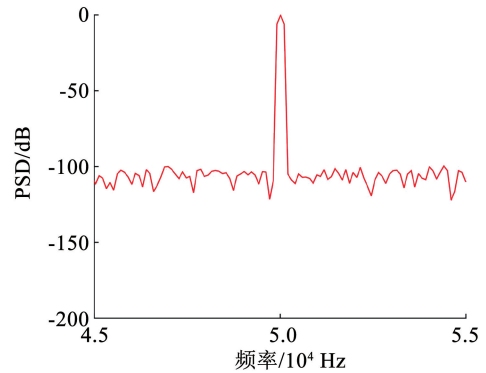
式中: P 为功耗, W_B 为信号带宽,上标 s_{ENOB} 为有效位数。

PSD of a 4th-Order Band-Pass Sigma-Delta Modulator



(a) TT工艺角下输出信号频谱

PSD of a 4th-Order Band-Pass Sigma-Delta Modulator (detail)



(b) 局部放大结果

图 11 输出信号频谱

Fig. 11 Spectrum of output signal

表 3 调制器电路性能对比

Tab.3 Main performance comparison of the modulator

文献	类型	工艺/μm	结构	过采样率	信噪比/dB	电压/V	功耗/mW	FoM _{DSM} /(pJ·conv ⁻¹)
文献[8]	低通	0.18	SC	128	66.30	5.0	9.00	535.7
文献[10]	低通	0.18	SC	400	50.13	5.0	—	—
文献[11]	低通	0.18	SC	256	59.13	1.8	12.99	439.2
本文	带通	0.18	SC	400	96.50	5.0	1.15	94.0

5 结论

1) 本文针对电容式 MEMS 陀螺仪提出了一款全差分低噪声、高分辨率的检测电路。采用高频载波调制技术和相关双采样技术相结合,有效降低了低频噪声。本文提出的 4 阶 4 bit 单环前馈型带通 $\Delta\Sigma$ 调制器提高了量化精度。

2) 基于 0.18 μm BCD 工艺,在电源电压 5 V 下对整体电路进行设计验证。仿真结果表明所提出的检测方案有效降低了噪声,提高了检测精度。前端 C/V 转换电路的等效输入电容噪声为 0.062 aF/ $\sqrt{\text{Hz}}$,与表 2 中近年来所提出的检测方案相比,有较好的噪声性能。此外,提出的带通调制器在带宽 100 Hz 下,有效位数达到 15 bits,相比于表 3 中的低通架构,在实现低功耗的同时获得了更高的量化精度。本文为实现低噪声、高精度的电容式传感器检测电路提供了新的解决方案。

参考文献

- [1] CHIANG Chengta, CHANG Chuni, FANG Weileun. Design of a digitized vibration detector implemented by CMOS digitized capacitive transducer with in-plane SoI accelerometer [J]. IEEE Sensors Journal, 2014, 14(8): 2546. DOI: 10.1109/JSEN.2014.2303646
- [2] KAR S K, CHATTERJEE P, MUKHERJEE B, et al. A differential output interfacing ASIC for integrated capacitive sensors [J]. IEEE Transactions on Instrumentation and Measurement, 2018, 67(1): 196. DOI: 10.1109/TIM.2017.2761238
- [3] NIKAS A, LEMAN O, ZHOU Haiyan, et al. A 83dB SNDR low power readout ASIC for piezoresistive nanogauge based gyroscopes [C]//2016 IEEE International Symposium on Circuits and Systems (ISCAS). Montreal: IEEE, 2016: 2238. DOI: 10.1109/ISCAS.2016.7539028
- [4] ROMBACH S, MARX M, NESSLER S, et al. An interface ASIC for MEMS vibratory gyroscopes with a power of 1.6 mW, 92 dB DR and 0.007°/s/ $\sqrt{\text{Hz}}$ noise floor over a 40 Hz band [J]. IEEE Journal of Solid-State Circuits, 2016, 51(8): 1915. DOI: 10.1109/JSSC.2016.2571670
- [5] DEMATTEIS M, PEZZOTTA A, SABATINI M, et al. A 90 μW continuous-time front-end with 10b SAR-ADC for capacitive MEMS accelerometers [J]. Analog Integrated Circuits and Signal Processing, 2017, 92(3): 453. DOI: 10.1007/s10470-017-1009-0
- [6] SHARMA A, ZAMAN M F, AYAZI F. A 104-dB dynamic range transimpedance-based CMOS ASIC for tuning fork microgyroscopes [J]. IEEE Journal of Solid-State Circuits, 2007, 42(8): 1790. DOI: 10.1109/JSSC.2007.900282
- [7] 方然, 鲁文高, 陶婷婷, 等. 一种集成 SAR-ADC 的电容式 MEMS 陀螺仪高精度模拟接口电路 [J]. 北京大学学报(自然科学版), 2014, 50(4): 734
FANG Ran, LU Wengao, TAO Tingting, et al. A high-resolution analog interface for capacitive MEMS gyroscope with integrated SAR-ADC [J]. Acta Scientiarum Naturalium Universitatis Pekinensis, 2014, 50(4): 734. DOI: 10.13209/j.0479-8023.2014.116
- [8] ZHANG Huan, CHEN Weiping, YIN Liang, et al. Analysis and design of a fourth-order $\Sigma\Delta$ ADC for MEMS digital gyroscope sensors [J]. Microelectronics Journal, 2023, 141: 105953. DOI: 10.1016/j.mejo.2023.105953
- [9] LV Risheng, FU Qiang, CHEN Weiping, et al. A digital interface ASIC for triple-axis MEMS vibratory gyroscopes [J]. Sensors (Basel, Switzerland), 2020, 20(19): 5460. DOI: 10.3390/s20195460
- [10] TAN Jinhui, KUANG Jishun, HU Xing, et al. The design of $\Delta\Sigma$ -ADC in MEMS gyro interface ASIC [J]. Microelectronics Journal, 2023, 134: 105696. DOI: 10.1016/j.mejo.2023.105696
- [11] GUNNAM L C, SUNG Guoming, WENG Leiwen, et al. 2-1 Switched-current multi-stage noise-shaping delta-sigma modulator with a digital noise-cancellation circuit [J]. IET Circuits Devices & Systems, 2019, 13(3): 327. DOI: 10.1049/iet-cds.2018.5025
- [12] CHU Hai, LU Wengao, Liu Mingxing, et al. A low-noise interface for MEMS vibration gyroscope based on a novel power-efficient C/V conversion structure [C]//2015 IEEE International Symposium on Circuits and Systems (ISCAS). Lisbon: IEEE, 2015: 674. DOI: 10.1109/ISCAS.2015.7168723
- [13] SHIAH J, MIRABBASI S. A 5-V 555- μW 0.8- μm CMOS MEMS capacitive sensor interface using correlated level shifting [C]//2013 IEEE International Symposium on Circuits and Systems (ISCAS). Beijing: IEEE, 2013: 1504. DOI: 10.1109/ISCAS.2013.6572143
- [14] LAI Xinquan, WANG Yuheng, LI Qinqin, et al. Reset noise sampling feedforward technique (RNSF) for low noise MEMS capacitive accelerometer [J]. Electronics, 2022, 11(17): 2693. DOI: 10.3390/electronics11172693
- [15] YEH C Y, HUANG J T, TSENG S H, et al. A low-power low-noise monolithic accelerometer with automatic sensor offset calibration [J]. Microelectronics Journal, 2020, 105: 104910. DOI: 10.1016/j.mejo.2020.104910
- [16] TIRUPATHI R, KAR S K. A 200 $\mu\text{g}/\sqrt{\text{Hz}}$, 2.7 milli-g offset differential interface for capacitive micro accelerometer [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2021, 68(6): 1753. DOI: 10.1109/TCSII.2020.3041614
- [17] ZHONG Longjie, LIU Shubin, XU Donglai. Correlated double amplifying readout technique for low-noise power-efficient MEMS capacitive accelerometer [J]. IEEE Transactions on Instrumentation and Measurement, 2022, 71: 2004711. DOI: 10.1109/TIM.2022.3193202
- [18] AKITA I, OKAZAWA T, KURUI Y, et al. A feedforward noise reduction technique in capacitive MEMS accelerometer analog front-end for ultra-low-power IoT applications [J]. IEEE Journal of Solid-State Circuits, 2020, 55(6): 1599. DOI: 10.1109/JSSC.2019.2952837
- [19] AMINI B V, POURKAMALI S, AYAZI F. A 2.5 V 14-bit Σ CMOS-SOI capacitive accelerometer [C]//2004 IEEE International Solid-State Circuits Conference (IEEE Cat. No. 04CH37519). San Francisco: IEEE, 2004. DOI: 10.1109/isscc.2004.1332720
- [20] 唐兴刚, 龙善丽, 童紫平, 等. 基于电容检测的高精度大量程 MEMS 加速度计设计 [J]. 传感器与微系统, 2023, 42(3): 100
TANG Xinggang, LONG Shanli, TONG Ziping, et al. Design of high precision and large range MEMS accelerometer based on capacitance detection [J]. Transducer and Microsystem Technologies, 2023, 42(3): 100. DOI: 10.13873/J.1000-9787(2023)03-0100-03